

PLASMA DISPLAY PANEL, ITS DRIVE METHOD, AND PLASMA DISPLAY DEVICE

Patent number: JP9097570

Publication date: 1997-04-08

Inventor: KANAZAWA GIICHI; NAGAOKA YOSHIMASA;
TAKAMORI TAKAHIRO; KARIYA NORIJI; HIROSE
TADATSUGU

Applicant: FUJITSU LTD

Classification:

- international: H01J11/00; G09G3/28; H01J11/02

- european:

Application number: JP19950279661 19951002

Priority number(s):

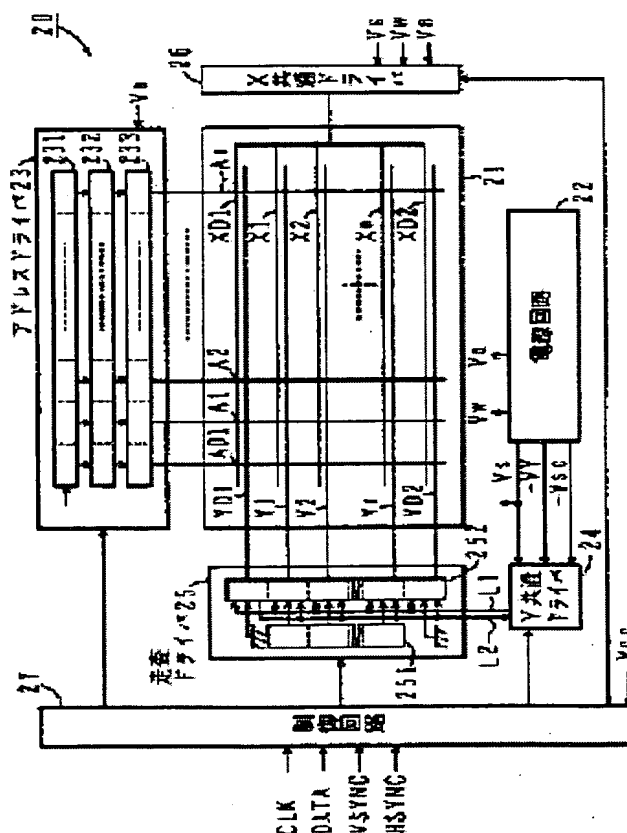
Also published as:

JP9097570 (

Abstract of JP9097570

PROBLEM TO BE SOLVED: To provide a plasma display panel, its drive method and a plasma display device in which the accidental erroneous discharge near the boundary of an effective display area can be prevented by performing a discharge by a dummy electrode provided outside the effective display area present in the direction of an address electrode.

SOLUTION: Dummy electrodes XD 1, 2 and YD 1, 2 are formed outside the effective display area of the PD panel 21 of a plasma display (PD) device 20, overall write discharge and subsequent erase discharge are performed similarly to electrodes X1-Xn, Y1-Yn. Since a scanning causing the charge transfer in the direction of an address electrode A is not performed for the dummy electrodes XD1, XD2 and YD1, YD3, the wall charge accumulated near the effective display area boundary of the address electrode A is neutralized. Thus, the PD panel 21, its driving method and the PD device in which the accidental erroneous discharge near the effective display area boundary can be prevented can be provided.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-97570

(43) 公開日 平成9年(1997)4月8日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 11/00			H 0 1 J 11/00	K
G 0 9 G 3/28		4237-5H	G 0 9 G 3/28	E
		4237-5H		K
H 0 1 J 11/02			H 0 1 J 11/02	B

審査請求 未請求 請求項の数11 F D (全 12 項)

(21) 出願番号 特願平7-278661

(22) 出願日 平成7年(1995)10月2日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(72) 発明者 金澤 義一

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72) 発明者 長岡 慶真

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(74) 代理人 弁理士 松本 廣吉

最終頁に続く

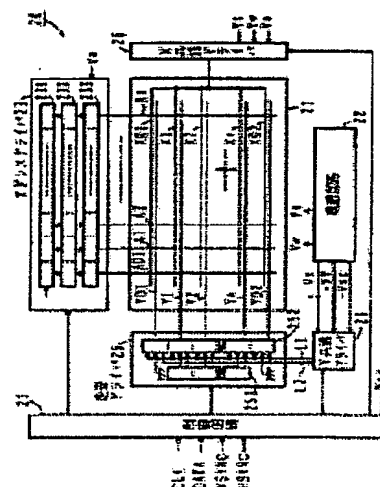
(54) 【発明の名称】 プラズマディスプレイパネル及びその駆動方法並びにプラズマディスプレイ装置

(57) 【要約】

【課題】 より効果的に有効表示領域境界付近の偶発的な誤放電を防止する。

【解決手段】 誤放電が生ずる電荷の転送先である、アドレス電極方向に存在する有効表示領域外に設けたダミー電極で放電させて、転送先に蓄積される壁電荷を中和させる。アドレス期間において、ダミー電極の走査を行わない。ダミー電極を用いずに、走査の方向をサブフィールド毎に逆にすることにより、転送先に蓄積される電荷の極性を逆にして中和させる。アドレス電極Aの、有効表示領域境界付近外側部分を、放電空間内に露出させることにより、アドレス電極方向に転送されて有効表示領域境界付近に蓄積しようとした電荷を、アドレス電極を遡って排出させる。この露出の替わりに、この付近の誘電体上に導電性膜を被着してもよい。

本発明の第1実施形態のプラズマディスプレイ装置の概略構成を示すブロック図



【特許請求の範囲】

【請求項 1】 第1基板に電極X及び電極Yが、表示ライン毎及び該表示ラインと直角な方向に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルと、

該有効表示領域外の電極X-電極Y間で、壁電荷を消去させるための放電を行わせる駆動回路とを有することを特徴とするプラズマディスプレイ装置。

【請求項 2】 上記駆動回路は、全ての電極X-電極Y間で壁電荷を消去させるための消去放電を行わせ、

該消去放電の後で、有効表示領域内についてのみ該電極Yを順に走査して選択電圧を該電極Yに印加し、非選択及び該有効表示領域外の電極Yに非選択電圧を印加し、該選択毎に、表示データに応じて選択的に書き込み電圧を該電極Aに印加して放電させることにより、維持放電に必要な壁電荷を生成させ、

該書き込み放電の後で、該有効表示領域外の電極X及び電極Yも含めて、電極X-電極Y間に交流維持パルスを印加することを特徴とする請求項1記載のプラズマディスプレイ装置。

【請求項 3】 第1基板に電極X及び電極Yが、表示ライン毎に互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルと、

駆動回路とを有し、該駆動回路は、

選択及び非選択の該電極Yにそれぞれ選択電圧及び非選択電圧を印加し、該電極Yの選択を順に走査し、該選択毎に、表示データに応じて選択的に該電極Aに書き込み電圧を印加して放電させることにより、維持放電に必要な壁電荷を生成させ、該走査の方向をサブフィールド単位で一方又は他方向とし、

該書き込み放電の後で、電極X-電極Y間に交流維持パルスを印加することを特徴とするプラズマディスプレイ装置。

【請求項 4】 上記駆動回路は、上記走査の方向をサブフィールド毎に逆にすることを特徴とする請求項3記載のプラズマディスプレイ装置。

【請求項 5】 第1シフトレジスタと、

第2シフトレジスタと、

選択信号に応じて、該第1シフトレジスタの並列出力と該第2シフトレジスタの並列出力との一方を選択するセレクトと、

該セレクトの出力に応じて上記電極Yに上記選択電圧及び上記非選択電圧を印加するYドライバとを有し、該セ

レクトの出力のシフト方向が該選択信号に応じて逆方向になるように、該第1シフトレジスタ及び該第2シフトレジスタの並列出力端が該セレクトのデータ入力端に接続されていることを特徴とする請求項3又は4記載のプラズマディスプレイ装置。

【請求項 6】 第1基板に電極X及び電極Yが、表示ライン毎及び該表示ラインと直角な方向に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルと、

該有効表示領域外の電極X-電極Y間で維持パルスを供給する駆動回路とを有することを特徴とするプラズマディスプレイ装置。

【請求項 7】 第1基板に電極X及び電極Yが、表示ライン毎に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、有効表示領域内の該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルであって、

該電極Aの、有効表示領域外の有効表示領域内側部分が、放電空間内に露出していることを特徴とするプラズマディスプレイパネル。

【請求項 8】 第1基板に電極X及び電極Yが、表示ライン毎に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、有効表示領域内の該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルであって、

該電極Aの上方の該誘電体上かつ有効表示領域外の有効表示領域内側部分に、導電性膜が被着されていることを特徴とするプラズマディスプレイパネル。

【請求項 9】 請求項7又は8記載のプラズマディスプレイパネルと、

駆動回路とを有し、該駆動回路は、

選択及び非選択の該電極Yにそれぞれ選択電圧及び非選択電圧を印加し、該電極Yの選択を順に走査し、該選択毎に、表示データに応じて選択的に該電極Aに書き込み電圧を印加して放電させることにより、維持放電に必要な壁電荷を生成させ、

該書き込み放電の後で、電極X-電極Y間に交流維持パルスを印加することを特徴とするプラズマディスプレイ装置。

【請求項 10】 第1基板に電極X及び電極Yが、表示ライン毎及び該表示ラインと直角な方向に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び

該電極 Y と離間して交差するように配置され、該電極 X 及び該電極 Y の表面が誘電体で被われたプラズマディスプレイパネルに対する駆動方法において、該有効表示領域外の電極 X-電極 Y 間で、壁電荷を消去させるための放電を行わせることを特徴とするプラズマディスプレイパネル駆動方法。

【請求項 11】 第 1 基板上に電極 X 及び電極 Y が、表示ライン毎に互いに平行に配置され、該第 1 基板又は該第 1 基板と対向する第 2 基板に電極 A が該電極 X 及び該電極 Y と離間して交差するように配置され、該電極 X 及び該電極 Y の表面が誘電体で被われたプラズマディスプレイパネルに対する駆動方法において、選択及び非選択の該電極 Y にそれぞれ選択電圧及び非選択電圧を印加し、該電極 Y の選択を順に走査し、該選択毎に、表示データに応じて選択的に該電極 A に書き込み電圧を印加して放電させることにより、維持放電に必要な壁電荷を生成させ、該走査の方向をサブフィールド単位で一方向又は他方向とし、該書き込み放電の後で、電極 X-電極 Y 間に交流維持パルス印加することを特徴とするプラズマディスプレイパネル駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、プラズマディスプレイパネル及びその駆動方法並びにプラズマディスプレイ装置に関する。

【0002】

【従来の技術】 プラズマディスプレイパネル (PDP) は、自己発光型であるので視認性が良く、薄型で大画面表示及び高画質表示が可能であることから、CRT に替わる表示パネルとして注目されている。特に面放電 AC 型 PDP は、フルカラー表示に適しており、ハイビジョン分野で期待され、高画質化が要求されている。

【0003】 図 1.0 は、PDP のカラー画素 10 の対向面図を上げた状態を示す。図 1.1 は、カラー画素 10 の、電極 X 1 に沿った縦断面を示す。ガラス基板 11 の一面には、ITO 膜等の透明電極 12 1 及び 12 2 が互いに平行に配置され、銅等の金属電極 13 1 及び 13 2 がそれぞれ透明電極 12 1 及び 12 2 上に形成されている。透明電極 12 1 と金属電極 13 1 とで電極 X 1 が構成され、透明電極 12 2 と金属電極 13 2 とで電極 Y 1 が構成されている。電極 X 1 及び電極 Y 1 上には、壁電荷保持用の誘電体 14 が被覆され、さらにその上に MgO 保護膜 15 が被覆されている。

【0004】 一方、ガラス基板 16 の、MgO 保護膜 15 と対向する面には、電極 X 1 及び電極 Y 1 と離間して直交する方向に、アドレス電極 A1、A2、A3 及びこれらの間を仕切る隔壁 17 1 ~ 17 3 が形成されている。隔壁 17 1、17 2、17 2 及び 17 3 の隣合う間にはそれぞれ、放電により生じた紫外線が入射して 3 原

色の赤 R、緑 G 及び青 B を発光する蛍光体 18 1、18 2 及び 18 3 が被覆されている。蛍光体 18 1 ~ 18 3 と MgO 保護膜 15 との間の放電空間には、例えば Ne + 電極 X-電極 Y ペニング混合ガスが封入されている。図 1.0 中、一点鎖線で示す領域 RA、GA 及び BA はそれぞれ、赤色、緑色及び青色の単色画素領域を示す。

【0005】 図 9 は、このような単色画素をマトリクス状に備えた PDP の概略構成を示す。PDP は、有効表示領域を形式的に拡張することにより、有効表示領域内の電極 Y 1 ~ Y 10、電極 X 1 ~ X 10 及びアドレス電極 A 1 ~ A 14 の外側に、ダミーの電極 XD 1、YD 1、XD 2、YD 2 及びダミーのアドレス電極 AD 1 及び AD 2 が形成されている。PDP は、放電空間内にガスが封入されているので、端部が封止されている。ダミー電極を形成するのは、形成しないと周部と内側とで寸法や特性が異なって画質が低下するので、これを防止するためである。図 9 では簡便化のために、有効表示領域外の各辺に沿った電極を、1 ラインのみ示しているが、実際には数十ライン形成されている。

【0006】 ダミー画素は表示画素と同一構成であり、有効表示領域内の放電に影響されて誤放電が生じ、画質が低下する原因となる。そこで、従来では、有効表示領域外のガラス基板 11 上に遮光層を形成したり、有効表示領域外の誘電体 14 を厚くし (特開平 4-223025 号) 又は隣接する電極で制限される範囲で放電ギャップを広げて (特開平 5-114362 号)、誤放電を抑制する手段が提案されている。

【0007】

【発明が解決しようとする課題】 しかし、これらの手段は、誤放電が生ずる原因に適切に対処したものではないので、誤放電による発光を十分に低減することができない。本発明の目的は、このような問題点に鑑み、誤放電が生ずる原因に着目して、より効果的に有効表示領域境界付近の偶発的な誤放電を防止することができるプラズマディスプレイパネル及びその駆動方法並びにプラズマディスプレイ装置を提供することにある。

【0008】

【課題を解決するための手段及びその作用効果】 本発明は、有効表示領域境界付近で誤放電が生ずる原因を考察して案出されたものであり、まず、図 1.2 に基づいてこの誤放電が生ずると考えられる原因を説明する。アドレス放電は、第 1 表示行から順に行われる。すなわち、アドレス放電は、まずアドレス電極 A 1 と電極 Y 1 との間で行われ、次にアドレス電極 A 1 と電極 Y 2 との間で行われ、次にアドレス電極 A 1 と電極 Y 3 との間で行われ、以下同様に行われる。走査開始前に、例えば電極 X に 50V が印加され、電極 Y に -50V が印加され、アドレス電極 A に 0V が印加される。電極 A-Y 間の放電開始電圧は、例えば 190V である。

【0009】 次に、電極 Y 1 に例えば -150V の走査

パルスが印加され、同時にアドレス電極A1に例えば50Vのアドレスパルスが印加される。これにより、電極A1-Y1間で放電され、この放電にトリガされて電極X1-Y1間で放電する。このようなアドレス放電により生じた空間電荷のうち、電子はアドレス電極A1側及び電極X1側に引かれ、正イオンは電極Y1側に引かれ、アドレス電極A1側の蛍光体181上及び電極X1側のMgO保護膜15上に負の電荷が蓄積され、電極Y1側のMgO保護膜15上に正の電荷が蓄積されて、(A)に示すような状態になる。

【0010】次に、第2表示ラインで同様のアドレス放電が生じ、(B)に示すような状態になる。この放電の際、第1表示行の空間に、再結合されずに残った正イオンが、比較的高い電極X1-Y2間の電圧により電極Y2側に引き込まれる。このような動作が第3表示行以下においても、点灯しようとする画素について行われ、正イオンがアドレス電極A1に沿って最終表示ライン方向へ転送されることになる。その結果、電極Y1付近には、平均として、負の過剰な電荷が蓄積（負電荷の實質的な逆方向転送による蓄積）されることになる。特に蛍光体181上の電極X01側の電荷は、電極Y1-X1間の維持放電又は全面書き込み放電/全面自己消去放電によって電荷が中和される領域から外れるため、負の電荷が蓄積された状態を維持する。その蓄積量が、POPの特性によって定まる値を越えた時点で、蛍光体181上の電極X01側と、隣接する最も高い電圧の電極との間で、放電が開始される。

【0011】例えば、アドレス期間において、アドレス電極A1に100Vが印加され、電極Y1に180Vの維持パルスが印加されたとき、(C)に示すように、アドレス電極A1を陽極とし電極Y1を陰極とする放電が開始され、これを種火として、(D)に示すように電極X1-Y1間の放電に移行する。このような試放電は、全ての電極間の印加電圧が0Vになるタイミングであっても、電極間の蓄積により生じ得る。また、この試放電は、電極Xと電極Yとを逆に配置した場合でも同様に生ずる。

【0012】以下の本発明は、以上のような試放電が生ずる原因に着目して、試放電が効果的に防止されるように案出されたものである。第1発明に係るプラズマディスプレイ装置では、第1基板に電極X及び電極Yが、表示ライン毎及び該表示ラインと直交な方向に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、該電極X及び該電極Yの表面が誘電体で被覆されたプラズマディスプレイパネルと、該有効表示領域外の電極X-電極Y間で、電荷を消去させるための放電を行わせる駆動回路とを有する。

【0013】この第1発明によれば、試放電の原因とな

る電荷の転送先である、表示ラインと直交な方向に存在する有効表示領域外のダミー電極について、電荷を消去させるための放電、例えば、書き放電及びこれに続く消去放電又は維持パルスの印加による放電が行われるので、この転送先に蓄積される電荷が中和されて、偶発的な誤放電が防止されるという効果を奏する。

【0014】第1発明の第1態様では、上記駆動回路は、全ての電極X-電極Y間で電荷を消去させるための消去放電を行わせ、該消去放電の後で、有効表示領域内についてのみ該電極Yを用いて走査して選択電圧を該電極Yに印加し、非選択及び該有効表示領域外の電極Yに非選択電圧を印加し、該選択毎に、表示データに応じて選択的に書き込み電圧を該電極Aに印加して放電させることにより、維持放電に必要な電荷を生成させ、該書き込み放電の後で、該有効表示領域外の電極X及び電極Yも含めて、電極X-電極Y間に交流維持パルスを印加する。

【0015】この第1態様によれば、ダミー電極についてはアドレス電極方向の電荷転送の原因となる走査が行われないので、該放電の原因となる電荷の転送がダミー電極付近で止められ、この転送先に蓄積される電荷が放電により効果的に中和されて、偶発的な誤放電が防止されるという効果を奏する。また、駆動回路は、ダミー電極についてアドレス期間で非選択になるように簡略化するだけでよいので、特別な構成の回路を付加したり特別なデータを供給する必要がないという効果を奏する。

【0016】さらに、プラズマディスプレイパネルの製造においては、アドレス電極の有効表示領域境界付近の試放電を防止するための特別な工程を必要とせず、量産性に通している。第2発明に係るプラズマディスプレイ装置では、第1基板に電極X及び電極Yが、表示ライン毎に互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、該電極X及び該電極Yの表面が誘電体で被覆されたプラズマディスプレイパネルと、駆動回路とを有し、該駆動回路は、選択及び非選択の該電極Yにそれぞれ選択電圧及び非選択電圧を印加し、該電極Yの選択を用いて走査し、該選択毎に、表示データに応じて選択的に該電極Aに書き込み電圧を印加して放電させることにより、維持放電に必要な電荷を生成させ、該走査の方向をサブフィールド数の整数倍毎に前回と逆にし、該書き込み放電の後で、電極X-電極Y間に交流維持パルスを印加し、この第2発明によれば、走査方向を逆転させることにより、互いに反対方向の正イオンと電子の電荷転送方向が逆転するので、アドレス電極に沿って転送される有効表示領域境界付近で蓄まった電荷が異常に蓄積される前に中和され、偶発的な誤放電が生ずるのを効果的に防止することができるという効果を奏する。

【0017】また、ダミー電極に対するパワー駆動回路

を備える必要がないので、第1発明よりも製造コスト及び消費電力を低減できる。第2発明の第1態様では、上記駆動回路は、上記走査の方向をサブフィールド毎に逆にする。第2発明の第2態様では、第1シフトレジスタと、第2シフトレジスタと、選択信号に応じて、該第1シフトレジスタの並列出力と該第2シフトレジスタの並列出力との一方を選択するセレクトと、該セレクトの出力に応じて上記電極Yに上記選択電圧及び上記非選択電圧を印加するYドライバとを有し、該セレクトの出力のシフト方向が該選択信号に応じて逆方向になるように、該第1シフトレジスタ及び該第2シフトレジスタの並列出力端が該セレクトのデータ入力端に接続されている。

【0018】この第2態様によれば、表示ラインの走査方向を容易に変えることができるという効果を実現する。第3発明に係るプラズマディスプレイ装置では、第1基板に電極X及び電極Yが、表示ライン毎及び該表示ラインと直角な方向に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルと、該有効表示領域外の電極X-電極Y間で維持パルスを提供する駆動回路とを有する。

【0019】この第3発明によれば、誤放電の原因となる電荷の転送先である、表示ラインと直角な方向に存在する有効表示領域外のダミー電極について、アドレス電極上に蓄積された量電荷が所定量以上になると維持放電が行われて、該量電荷が中和され、偶発的な誤放電が防止されるという効果を実現する。第4発明に係るプラズマディスプレイパネルでは、第1基板に電極X及び電極Yが、表示ライン毎に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、有効表示領域内の該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルであって、該電極Aの、有効表示領域外の有効表示領域内側部分が、放電空間内に露出している。

【0020】この第4発明によれば、アドレス電極方向に転送されて有効表示領域境界付近に蓄積しようとした電荷が、アドレス電極露出部を通過してアドレス電極内に逃げるので、量電荷の異常な蓄積による偶発的な誤放電が効果的に防止される。また、従来と同じ駆動回路を用いることができる。第5発明に係るプラズマディスプレイパネルでは、第1基板に電極X及び電極Yが、表示ライン毎に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、有効表示領域内の該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルであって、該電極Aの上方の該誘電体上かつ有効表示領域

外の有効表示領域内側部分に、導電性膜が被着されている。

【0021】この第5発明によれば、アドレス電極方向に転送されて有効表示領域境界付近に蓄積しようとした電荷が、導電性膜を通過して逃げるので、量電荷の異常な蓄積による偶発的な誤放電が効果的に防止される。第5発明の第1態様では、上記プラズマディスプレイパネルと、駆動回路とを有し、該駆動回路は、選択及び非選択の該電極Yにそれぞれ選択電圧及び非選択電圧を印加し、該電極Yの選択を順に走査し、該選択毎に、表示データに応じて選択的に該電極Aに書き込み電圧を印加して放電させることにより、維持放電に必要な量電荷を生成させ、該書き込み放電の後で、電極X-電極Y間に交流維持パルスを印加する。

【0022】第6発明に係るプラズマディスプレイパネル駆動方法では、第1基板に電極X及び電極Yが、表示ライン毎及び該表示ラインと直角な方向に存在する有効表示領域外に、互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルに対する駆動方法において、該有効表示領域外の電極X-電極Y間で、量電荷を消去させるための放電を行わせる。

【0023】第7発明に係るプラズマディスプレイパネル駆動方法では、第1基板に電極X及び電極Yが、表示ライン毎に互いに平行に配置され、該第1基板又は該第1基板と対向する第2基板に電極Aが該電極X及び該電極Yと離間して交差するように配置され、該電極X及び該電極Yの表面が誘電体で被われたプラズマディスプレイパネルに対する駆動方法において、選択及び非選択の該電極Yにそれぞれ選択電圧及び非選択電圧を印加し、該電極Yの選択を順に走査し、該選択毎に、表示データに応じて選択的に該電極Aに書き込み電圧を印加して放電させることにより、維持放電に必要な量電荷を生成させ、該走査の方向をサブフィールド単位で一方又は他方向とし該書き込み放電の後で、電極X-電極Y間に交流維持パルスを印加する。

【0024】

【発明の実施の形態】以下、図面に基づいて本発明の実施形態を説明する。

【第1実施形態】図1は、本発明の第1実施形態のプラズマディスプレイ装置20のブロック図である。

【0025】PDP21は、上述のように有効表示領域外に非表示ラインが形成されており、そのうち、ダミー電極X01、X02、Y01及びY02のみが用いられ、これらに対する駆動回路は後述のように、有効表示領域内の電極X1～Xn及び電極Y1～Ynに対するものとほぼ同様になっている。以下、簡略化のために、次のように総称する。

【0026】電極X: 電極X1~Xn
電極Y: 電極Y1~Yn
ダミーを含む電極Y: 電極Y1~Yn、YD1及びYD2

アドレス電極A: アドレス電極A1~Am
これら電極に印加される電圧は、電源回路22で生成され、アドレスドライバ23、Y共通ドライバ24、走査ドライバ25及びX共通ドライバ26を介して該電極に供給される。電極に印加される電圧は、例えば、 $V_w = 130V$ 、 $V_s = 180V$ 、 $V_a = 50V$ 、 $-V_{sc} = -50V$ 、 $-V_y = -150V$

である。アドレスドライバ23、Y共通ドライバ24、走査ドライバ25及びX共通ドライバ26は、制御回路27からの信号により制御される。制御回路27はこの信号を、外部から供給されるドットクロックCLK、垂直同期信号VSYNC及び水平同期信号HSYNCに基づいて生成し、また、外部から供給される表示データDATAをPDP21用に変換してアドレスドライバ23に供給する。

【0027】アドレスドライバ23は、シフトレジスタ221、ラッチ回路222及び223を備えている。アドレスドライバ23では、制御回路27から1行分の表示データがシフトレジスタ231に供給されると、これがラッチ回路232に保持され、表示データに応じた2値電圧パターンがアドレス電極Aに供給される。走査ドライバ25は、nビットのシフトレジスタ251と、図2に示すドライバ(構成単位)252をn+2個備えたドライバ252とを有する。シフトレジスタ251は、サブフィールド内のアドレス期間の始端に同期して直列データ入力端に'1'が供給され、アドレスサイクルに同期したシフトパルスがクロック入力端に供給される。シフトレジスタ251のnビット並列出力はそれぞれ、出力端が電極Y1~Ynに接続されたドライバ252の構成単位のデータ入力端に供給される。出力端が電極YD1及び電極YD2に接続されたドライバ252の構成単位のデータ入力端には、シフトレジスタ251と独立に'0'が供給されている。

【0028】ドライバ252の構成単位であるドライバ2521の構成を、図2に示す。配線L3は、ダミーを含む電極Yの1つに接続され、共通配線L1及びL2はそれぞれ、n+2個のドライバ2521について共通に接続されている。信号SCは制御回路27から供給され、信号S1は上記シフトレジスタ251の1ビット又は上記'0'である。

【0029】維持放電期間では、信号SCによりスイッチSW1及びSW2がオフにされている。この状態で、配線L3が0Vの状態では共通配線L2がフローティング状態にされ、共通配線L1に維持電圧Vsが印加されると、ダイオードD1を通過して配線L3が維持電圧Vsに引き上げられる。共通配線L1をフローティング状態に

し、共通配線L2を0Vにすると、配線L3からダイオードD2を通過して電流が流れ、配線L3が0Vに引き下げられる。

【0030】アドレス期間では、信号SCによりスイッチSW1及びSW2が共にオフにされ、この状態で、共通配線L1に選択電圧-Vyが印加され、共通配線L2に非選択電圧-Vscが印加される。スイッチSW1及びSW2は、信号S1及SCに基づいて論理回路252eにより制御される。信号S1が'0'のとき、スイッチSW1をオフにした状態でスイッチSW2がオンにされて、共通配線L2が非選択電圧-Vscになり、信号S1が'1'のとき、スイッチSW2をオフにした状態でスイッチSW1がオンにされて配線L3が選択電圧-Vyになる。

【0031】Y共通ドライバ24は、制御回路27からの制御信号に応じて、上記のように共通配線L1若しくは共通配線L2に駆動電圧を印加し又は共通配線L1若しくは共通配線L2をフローティング状態にする。X共通ドライバ26の出力電圧は制御回路17により制御され、X共通ドライバ26の出力端は、電極X1~Xn、電極XD1及び電極XD2に共通に接続されている。

【0032】次に、上記の如く構成されたプラズマディスプレイ装置20の動作を、図3に基づいて説明する。この駆動方法は、アドレス/維持放電分離型・書き込みアドレス方式であり、1サブフィールドは、全セルの電荷を殆ど完全に消去するためのリセット期間と、点灯させる画素に対し後の維持放電に必要な電荷をアドレス放電により蓄積させるためのアドレス期間と、電荷に維持パルスを上乗せして、アドレス放電が生じたセルに対してのみ維持放電を生じさせるための維持放電期間とに分けられる。

【0033】1). リセット期間

(a~b) 消去放電を確実にを行うために、消去放電の前に、表示状態に依存する電荷を均一にするための全面書き込み放電が行われる。前回の電全電極を0Vにした状態で、電極Xに電圧Vs+Vwの書き込みパルスが印加され、同時に、アドレス電極Aに電圧Vawのパルスが印加される。

【0034】電圧Vs+Vwは、電極X-Y間放電開始電圧より高く、電荷の有無に係わらず、ダミー行を含む隣り合う電極X-Y間で全面書き込み放電Wが生じ、生じた電子及び正イオンが電極X-Y間印加電圧による電界で引かれて印加電圧と逆極性の電荷が生じ、これにより放電空間の電界強度が低減し、1~数μsで放電が終結する。電圧Vawは(Vs+Vw)/2程度であり、電極A-X間印加電圧と電極A-Y間印加電圧とが互いに逆極性で絶対値がほぼ等しくなるので、放電により蛍光体に付着する電荷の平均はほぼ0になる。

【0035】(b~c) アドレス電極Aと電極Xとが同時に0Vに戻されて、電圧と逆極性の印加電圧が消失

し、電極 $X-Y$ 間の電圧が放電開始電圧より大きくなって（大きくなるように電圧 $V_s + V_w$ が決定されている）、ダミー行を含む全面自己消去放電が生ずる。この際、全電極の印加電圧が0Vであるので、この放電により電荷は殆ど生ぜず、放電空間内でイオンと電子が再結合して殆ど完全に中和される。

【0036】11）、アドレス期間

（c～d）電極 X を電圧 V_{ex} にし、非選択の電極 $Y_2 \sim Y_n$ 、電極 Y_{D1} 及び電極 Y_{D2} を非選択電圧 $-V_s$ にした状態で、選択する電極 Y_1 に選択電圧 $-V_y$ のスキャンパルスが印加され、同時に、点灯させようとする画素に対応したアドレス電極 A に書込電圧 V_e のアドレスパルスが印加される。非選択の電極 $Y_2 \sim Y_n$ を負電圧にする理由は、パルス数の多い書込電圧 V_e を低くして消費電力を低減するためである。電極 Y_{D1} 及び電極 Y_{D2} を負電圧にする理由は、構成を簡単にするためである。

【0037】これにより、第1選択ラインの点灯させるセルについてのみ、電極 $A-Y_1$ 間でアドレス放電が生じ、これにトリガされて電極 $X-Y_1$ 間で放電が生じ、電極 X 側及び電極 Y_1 側にそれぞれ、後に維持放電を行うことが可能な量の負及び正の電荷が生成される。以降、電極 $Y_2 \sim Y_n$ について上記同様の動作が順に行われる。

【0038】電極 Y_{D1} 及び電極 Y_{D2} は選択されないもので、維持放電に必要な電荷は、ダミー行には蓄積されない。

111）、維持放電期間

（d～e）アドレス電極 A を $V_e = V_s/2$ にし、電極 X を0Vにした状態で、電極 Y 、 Y_{D1} 及び Y_{D2} に維持電圧 V_s の維持パルスが印加される。アドレス電極 A を $V_e = V_s/2$ にする理由は、アドレス放電によりアドレス電極側に生じた負の電荷による電界を打ち消して、維持放電の際にイオンがアドレス電極側へ飛来するのを少なくすることにより、蛍光体の劣化を防止するためである。電極 Y_{D1} 及び Y_{D2} にも維持電圧 V_s のパルスを印加する理由は、構成を簡単にするためである。

【0039】アドレス期間で書き込まれた画素についてのみ、電極 $X-Y$ 間印加電圧と電圧との和が維持放電開始電圧以上となり、維持放電が生じて発光し、逆極性の電荷が生じて放電が終結する。

（e～）電極 Y 、 Y_{D1} 及び Y_{D2} を0Vにした状態で、電極 X に維持電圧 V_s の維持パルスが印加される。

【0040】以降、上記同様の維持放電が周期的に繰り返される。維持放電期間の最後では、電圧が、次のリセット期間の最初で全面書き込みパルスと同一極性になるようにされる。本第1実施形態によれば、誤放電の原因となる電荷の転送先である有効表示領域外のダミー電極についても、全面書込放電及びこれに続く消去放電が行われ、かつ、ダミー電極についてはアドレス電極方向

の電荷転送の原因となる走査が行われないので、アドレス電極の有効表示領域境界付近に蓄積される電荷が効果的に中和されて、偶発的な誤放電が防止される。

【0041】また、全面書込放電の際には、アドレス電極 A が陰極となり電極 X が陽極となるので、正イオンがアドレス電極に引き寄せられて、アドレス電極の有効表示領域境界付近に蓄積された負の電荷が効果的に中和される。また、電極 Y_{D1} 及び電極 Y_{D2} の駆動回路は、電極 $Y_1 \sim Y_n$ の駆動回路と同じものを、アドレス期間で非選択になるように簡略化しているだけなので、特別な構成の回路を付加したり特別なデータを供給する必要がない。ダミー電極 Y_{D1} 及び Y_{D2} に対するドライバ2521を付加し、ダミー電極 Y_{D1} 及び Y_{D2} を電極 $Y_1 \sim Y_n$ と同様に接続し、ダミー電極 X_{D1} 及び X_{D2} を電極 $X_1 \sim X_n$ と同様に接続すればよいので、PDP21の製造においては、アドレス電極の有効表示領域境界付近の誤放電を防止するための特別な工程を必要とせず、量産性に適している。

【0042】【第2実施形態】本発明の第2実施形態では、図1の表示領域外の電極を駆動回路に接続しておらず、その代わりに、アドレス期間において電極 $Y_1 \sim Y_n$ の走査順をフィールド毎に逆にしていく。図5は、フレーム構成及び表示ライン1～ n （電極 $Y_1 \sim Y_n$ ）の走査順を示す。

【0043】輝度は、維持放電期間での維持パルスの回数によって決定されるので、図18に示す如く、1フレームが例えば8個のサブフィールドSF1～SF8に分割され、サブフィールドSF1～SF8の維持放電期間の比が1:2:4:8:16:32:64:128とされる。これにより、256階調表示を行うことができる。画面の書き換えを60Hzとすると、1フレームは16.7msとなる。

【0044】アドレス期間において、奇数のサブフィールドSF1、SF3、SF5及びSF7では表示ライン1～ n の順に電極 Y が走査され、偶数のサブフィールドSF2、SF4、SF6及びSF8では逆に表示ライン $n \sim 1$ の順に電極 Y が走査される。奇数サブフィールドの電極印加電圧波形は図3と同一になる。ただし、ダミー電極 Y_{D1} 及び Y_{D2} には電圧が印加されない。図6は、偶数サブフィールドでの電極印加電圧波形を示す。この波形は、図1のシフトレジスタ251を逆方向にシフトさせることにより得られる。

【0045】図4は、図1の走査ドライバ252に対応した、第2実施形態の走査ドライバ25Aを示す。走査ドライバ25Aは、互いに同一構成の n ビットのシフトレジスタ251A及び251Bと、 n 個の2入力セクタを備えたセクタ253と、電極 $Y_1 \sim Y_n$ に対するドライバ252とを備えている。セクタ253の第1～ n セクタの一方の入力端にはそれぞれシフトレジスタ251Aの第1～ n 出力ビットが供給され、セクタ2

53の第1〜nセクタの他方の入力端にはそれぞれシフトレジスタ251Bの第n〜1出力ビットが供給される。

【0046】第1表示ラインから最終表示ラインへ（正方向）走査する場合には、制御回路27からの選択信号により、セクタ253がシフトレジスタ251Aの出力を選択し、セクタ253からシフトレジスタ251Aの並列出力が取り出される。シフトレジスタ251Aでは、直列データ入力端に「1」が供給され、これがシフトパルスによりシフトされる。最終表示ラインから第1表示ラインへ（逆方向）走査する場合には、制御回路27からの選択信号により、セクタ253がシフトレジスタ251Bの出力を選択し、セクタ253からシフトレジスタ251Bの並列出力が取り出される。シフトレジスタ251Bでは、直列データ入力端に「1」が供給され、これがシフトパルスによりシフトされる。

【0047】セクタ253のn個の出力はそれぞれドライバ252のn個の構成単位のデータ入力端に供給される。これにより、電極Y1〜Ynが1つずつ、選択信号に応じた方向へ順に選択される。本第2実施形態によれば、走査方向を逆転させることにより、図12に示す互いに反対方向の正イオンと電子の転送方向が逆転するので、アドレス電極に沿って転送される有効表示領域境界付近で蓄まった壁電荷が異常に蓄積される前に中和され、偶発的な誤放電が生ずるのを防止することができる。

【0048】また、ダミー電極に対するパワー駆動回路を備える必要がないので、第1実施形態の場合よりも製造コスト及び消費電力を低減できる。

【第3実施形態】図12の誤放電が生ずる原因に着目し、PDPのみの構成を工夫することにより、従来と同じ駆動回路を用いて誤放電を効果的に防止することも可能であり、図7は、このようなPDPのアドレス電極に沿った部分断面を、本発明の第3実施形態として示す。

【0049】このPDPでは、第1表示ライン側の有効表示領域境界付近、すなわち電極Y1〜X1間付近かつ有効表示領域外の、アドレス電極A1上の蛍光体181の蛍光体181から部分的に除去されて、アドレス電極露出部19が形成されている。この構成によれば、アドレス電極方向に転送されて有効表示領域境界付近に蓄積しようとした電荷が、アドレス電極露出部19を通過してアドレス電極内に逃げるので、壁電荷の異常な蓄積による偶発的な誤放電が防止される。また、従来と同じ駆動回路を用いることができる。

【0050】上述のように、偶発的な誤放電はダミー画素の有無によらず生ずるので、この第3実施形態は、有効表示領域外にダミー画素が存在するかどうかによらず適用可能である。

【第4実施形態】図8は、本発明の第4実施形態のPDP

Pの部分断面を示しており、図7に対応している。

【0051】このPDPでは、アドレス電極露出部19を形成する代わりに、蛍光体181上の有効表示領域外の、少なくとも有効表示領域境界付近の部分に、金属膜30を被着している。金属膜30は、蛍光体181にコンタクトホールを形成してアドレス電極A1と接続され、又は、グラウンド線に接続されている。この構成によっても、図7の場合と同じ効果が得られる。

【0052】なお、本発明には外にも種々の変形例が含まれる。例えば、図1の駆動回路25及び26に接続されるダミー電極は、1対以上であればよい。

【図面の簡単な説明】

【図1】本発明の第1実施形態のプラズマディスプレイ装置の概略構成を示すブロック図である。

【図2】図1中の電極Yドライバの構成単位の回路図である。

【図3】図1のPDPの駆動方法を示す電極印加電圧波形図である。

【図4】本発明の第2実施形態の走査ドライバのブロック図である。

【図5】本発明の第2実施形態のフレーム構成及び走査順を示す図である。

【図6】逆方向に走査した場合の電極印加電圧波形図である。

【図7】本発明の第3実施形態のPDPの、アドレス電極に沿った部分断面図である。

【図8】本発明の第4実施形態のPDPの、アドレス電極に沿った部分断面図である。

【図9】面放電AC型PDPの概略平面図である。

【図10】図9のPDPのカラ画面素の対向面間を広げた状態を示す斜視図である。

【図11】図9のPDPのカラ画面素の、電極X1に沿った断面図である。

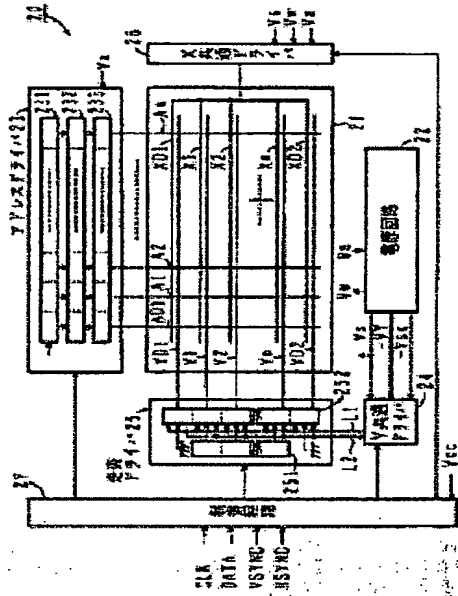
【図12】偶発的な誤放電が生ずる原因と考えられる工程の説明図である。

【符号の説明】

- 181A、181B 蛍光体
- 19 アドレス電極露出部
- 20 プラズマディスプレイ装置
- 21 PDP
- 23 アドレスドライバ
- 231、251A、251B、251 シフトレジスタ
- 232 ラッチ回路
- 233、252、2521 ドライバ
- 253 セクタ
- 24 Y共通ドライバ
- 25、25A 走査ドライバ
- 26 X共通ドライバ
- 30 金属膜

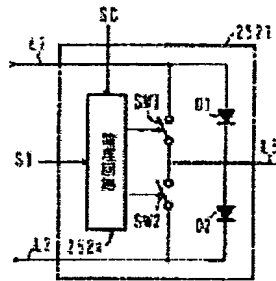
【図 1】

本発明の第1実施形態のプラズマディスプレイ装置の概略構成を示すブロック図



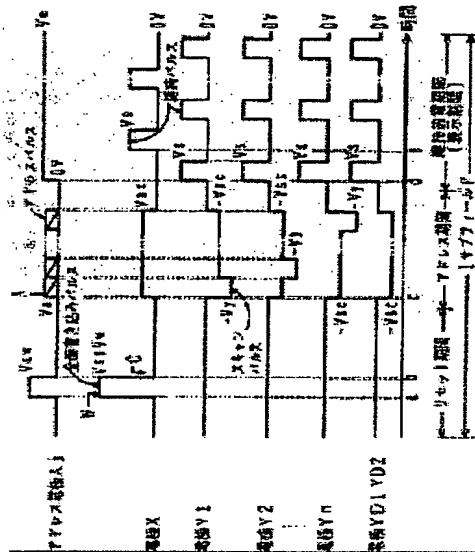
【図 2】

図1中のYドライバの構成単位の回路図



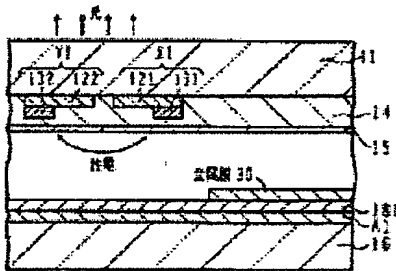
【図 3】

図1のPDPの駆動方法を示す電圧印加電圧波形図



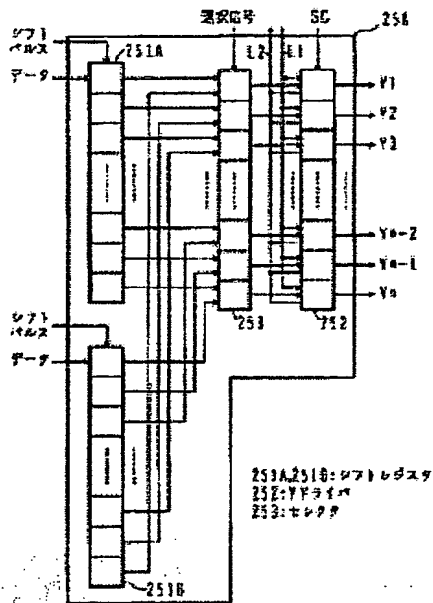
【図 4】

本発明の第4実施形態のPDPのアドレス電圧に基いた部分断面図



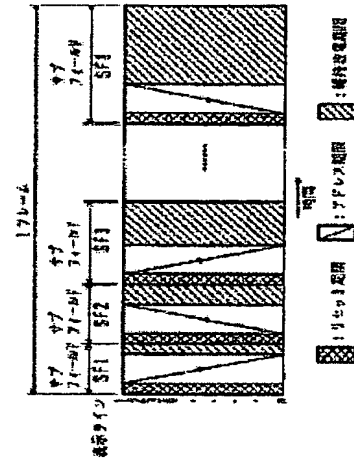
【図4】

本発明の第2実施形態の走査ドライバのブロック図



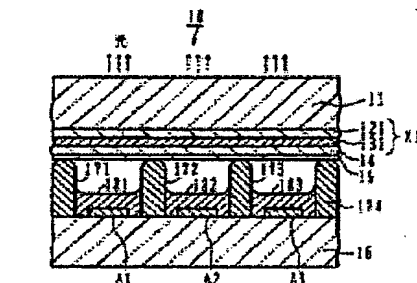
【図5】

本発明の第2実施形態のフレーム構成及び走査順



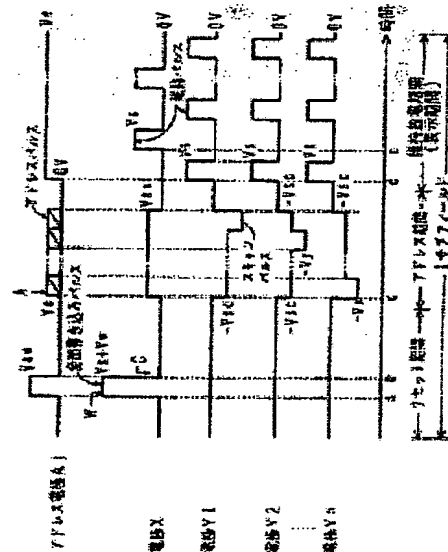
【図1.1】

図5のP.D.口のカラー画素の電極X1に附った断面図



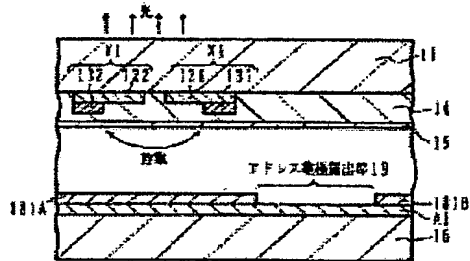
【図6】

逆方向に走査した場合の電極印加電圧波形図



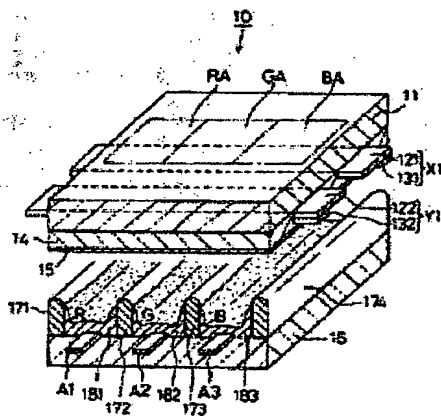
【図 7】

本発明の第3実施形態のPDPの、
アドレス電極に沿った部分断面図



【図 10】

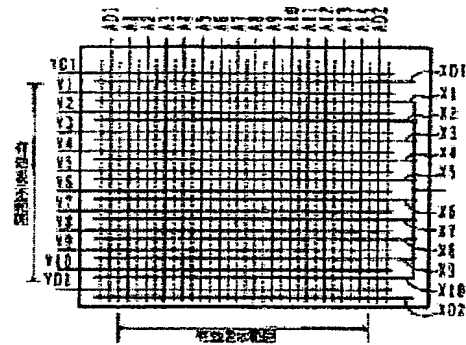
図9のPDPのカラー画素の対向面を広げた
状態を示す斜視図



RA, GA, BA: 彩色画素形成
11, 12: ガラス基板
14: 絶電体
15: MgO 保護膜
131~134: 縦電極
181~184: 画素
X1, Y1, A1~A3: 電極

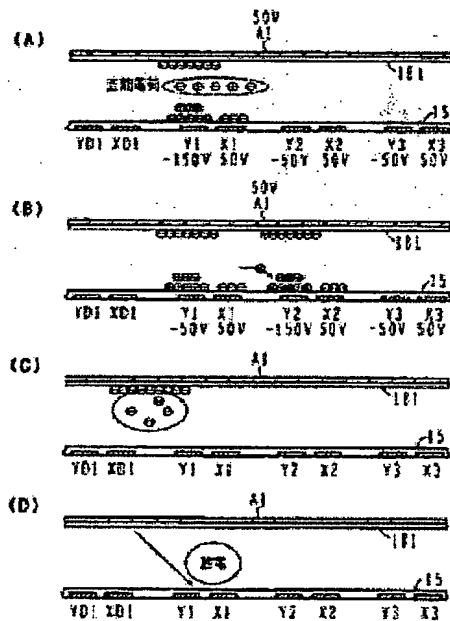
【図 9】

面放電AC型PDPの概略平面図



【図 12】

偶発的な誤放電の説明図



フロントページの続き

(72)発明者 高森 孝宏
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 菊谷 数治
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 広瀬 忠雄
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.